



PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 H01L 21/60</p>	<p>A1</p>	<p>(11) 国際公開番号 WO99/10928</p> <p>(43) 国際公開日 1999年3月4日 (04.03.99)</p>
<p>(21) 国際出願番号 PCT/JP98/03709</p> <p>(22) 国際出願日 1998年8月21日 (21.08.98)</p> <p>(30) 優先権データ 特願平9/224779 1997年8月21日 (21.08.97) JP 特願平10/178511 1998年6月25日 (25.06.98) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) シチズン時計株式会社 (CITIZEN WATCH CO., LTD.)[JP/JP] 〒163-0428 東京都新宿区西新宿2丁目1番1号 Tokyo, (JP)</p> <p>(72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 菊地正義(KIKUCHI, Masayoshi)[JP/JP] 田口 昇(TAGUCHI, Noboru)[JP/JP] 上田光一(UEDA, Koichi)[JP/JP] 渡邊 真(WATANABE, Makoto)[JP/JP] 〒359-8511 埼玉県所沢市大字下富字武野840番地 シチズン時計株式会社 技術研究所内 Saitama, (JP)</p>		<p>(74) 代理人 弁理士 大澤 敬(OSAWA, Takashi) 〒170-0013 東京都豊島区東池袋1丁目20番2号 池袋ホワイトハウスビル818号 Tokyo, (JP)</p> <p>(81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, GM, HU, ID, IL, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO特許 (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), ユーロピア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).</p> <p>添付公開書類 国際調査報告書</p>
<p>(54)Title: SEMICONDUCTOR DEVICE AND METHOD OF FABRICATING THE SAME</p> <p>(54)発明の名称 半導体装置およびその製造方法</p> <div data-bbox="479 1234 1156 1486" data-label="Image"> </div> <p>(57) Abstract An insulation film (3) having openings (3a) on respective electrode pads (2) for I/O terminals are formed on a semiconductor chip (1a) and a plurality of connecting electrodes (4) are provided thereon in contact with the respective pads (2) through the openings (3a). A thermoplastic resin (5) is provided on the connecting electrodes (4). A plurality of conductive particles (9) (preferably ten or more particles) are attached to the resin (5) or contained in the resin (5), thus constituting a semiconductor device (1). When the semiconductor device (1) is mounted on a board provided with a wiring pattern, it is positioned such that the connecting electrodes (4) face predetermined wirings. When the resin is heated while being pressed against a board coated with an insulating resin, the connecting electrodes (4) are electrically connected with the wiring through the conductive particles (9) between them.</p>		

(57)要約

半導体チップ（１a）上に、その複数の入出力端子用電極パッド（２）上に開口部（３a）を有する絶縁膜（３）を形成し、その絶縁膜（３）上に、それぞれ開口部（３a）を通して各電極パッド（２）に接触するように複数の接続電極（４）を設ける。その各接続電極（４）上に熱可塑性の樹脂（５）を設け、その樹脂（５）に複数個（好ましくは１０個以上）の導電性粒子（９）被着あるいは含有させて、半導体装置（１）を構成する。この半導体装置を配線パターンを形成した基板に実装する際には、この半導体装置（１）を接続電極（４）が所定の配線と対向するように位置決めして、絶縁性樹脂を塗布した基板に圧接させて加熱すると、接続電極（４）と配線とがその間に押圧挟持した複数の導電性粒子（９）によって導通される。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL	アルバニア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AM	アルメニア	FR	フランス	LR	リベリア	SK	スロヴァキア
AT	オーストリア	GA	ガボン	LS	レソト	SL	シエラ・レオネ
AU	オーストラリア	GB	英国	LT	リトアニア	SN	セネガル
AZ	アゼルバイジャン	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	LV	ラトヴィア	TD	チャド
BB	バルバドス	GH	ガーナ	MC	モナコ	TG	トーゴ
BE	ベルギー	GN	ギニア	MD	モルドヴァ	TJ	タジキスタン
BF	ブルキナ・ファソ	GW	ギニア・ビサウ	MG	マダガスカル	TM	トルクメニスタン
BG	ブルガリア	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BJ	ベナン	HR	クロアチア		共和国	TT	トリニダード・トバゴ
BR	ブラジル	HU	ハンガリー	ML	マリ	UA	ウクライナ
BY	ベラルーシ	ID	インドネシア	MN	モンゴル	UG	ウガンダ
CA	カナダ	IE	アイルランド	MR	モーリタニア	US	米国
CF	中央アフリカ	IL	イスラエル	MW	マラウイ	UZ	ウズベキスタン
CG	コンゴ	IN	インド	MX	メキシコ	VN	ヴェトナム
CH	スイス	IS	アイスランド	NE	ニジェール	YU	ユーゴスラビア
CI	コートジボアール	IT	イタリア	NL	オランダ	ZW	ジンバブエ
CM	カメルーン			NO	ノルウェー		
CN	中国	JP	日本	NZ	ニュー・ジーランド		
CU	キューバ	KE	ケニア	PL	ポーランド		
CY	キプロス	KG	キルギスタン	PT	ポルトガル		
CZ	チェコ	KP	北朝鮮	RO	ルーマニア		
DE	ドイツ	KR	韓国	RU	ロシア		
DK	デンマーク	KZ	カザフスタン	SD	スーダン		
EE	エストニア	LC	セントルシア	SE	スウェーデン		
ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール		

明 細 書

半導体装置およびその製造方法

技 術 分 野

この発明は半導体装置およびその製造方法に関する。特に、テレビジョンやコンピュータなどの情報機器の表示装置として使用される液晶表示パネルのガラス基板上に、チップオンガラス（COG）方式で実装される半導体装置、あるいは電子機器に内蔵されて制御を行うプリント配線基板上に、チップオンボード（COB）方式により実装される半導体装置と、その半導体装置の製造方法に関する。

背 景 技 術

まず、従来の半導体装置について、異方性導電フィルムを介して液晶表示パネルのガラス基板にCOG方式で実装される半導体装置を例に、第18図～第19図を用いて説明する。

第18図および第19図はいずれも従来の半導体装置であって、第18図はストレートウォール型のバンパを備えたもの、第19図はマッシュルーム型のバンパを備えたものを示す断面図である。

第20図は、第18図に示す半導体装置を異方性導電フィルムを介して液晶表示パネルのガラス基板上に実装した状態を示す模式的な断面図である。

第18図に示す半導体装置10は、半導体チップ10a（単純な断面で示しているが、実際には多数のMOSトランジスタ等の素子が形成されている）の一面にアルミニウムからなる多数（図では2個のみを大きく示している）の入出力端子用電極パッド2が設けられている。その半導体チップ10a上に各電極パッド2上に開口部3aを有する絶縁膜3が設けられ、その絶縁膜3上の各電極パッド2に対応する位置に、それぞれ開口部3aを通して電極パッド2と接触する電極膜12を介して、ストレートウォール型のバンパ15が設けられている。

電極膜 12 は、電極パッド 2 とバンブ 15 の材質である金との相互拡散を防ぐための金属と、バンブ 15 の密着性を保つ機能をもつ金属との少なくとも 2 層のものが用いられている。

この半導体装置 10 を、例えば第 20 図に示すように、ITO (In と Sn の酸化物) パターンによる配線 17 を形成した液晶表示パネルのガラス基板 16 上に、導電性粒子 19 を分散させた異方性導電フィルム 18 を挟み込むようにして実装する。

このとき、半導体装置 10 のバンブ 15 とガラス基板 16 上の配線 17 との間に導電性粒子 19 を挟み込んで、加熱および加圧することによりバンブ 15 と配線 17 とを電氣的に接続している。なお、隣接したバンブ 15 同士の間では導電性粒子 19 を挟まないために絶縁性が保たれる。

導電性粒子 19 は、有機高分子樹脂の表面にニッケル (Ni) と、金 (Au) の積層膜を形成したもので、直径 $5\mu\text{m} \sim 10\mu\text{m}$ の間のものを用いている。

第 20 図では、図示の都合上各バンブ 15 と配線 17 との間にそれぞれ 2 個または 3 個の導電性粒子 19 を挟持しているように示しているが、 1Ω 以下の電氣的導通を得るためには少なくとも 10 個程度の導電性粒子 19 を挟持する必要がある。

そのため、導電性粒子 19 の直径が $5\mu\text{m}$ の場合、バンブ 15 の上面の面積が $3000\mu\text{m}^2$ 以上必要であることが、実験の結果明らかになった。

このように、バンブ 15 はその上面の面積が $3000\mu\text{m}^2$ 以上必要であるため、仮にバンブ 15 の配列ピッチを $80\mu\text{m}$ とし、バンブ間ギャップを $20\mu\text{m}$ にして設計しようとする、そのサイズを $60\mu\text{m} \times 50\mu\text{m}$ とする必要があった。

また、バンブ 15 の高さ (絶縁膜 3 の表面からバンブ 15 の上面までの高さ) は、導電性粒子 19 をバンブ 15 上に効率よく捕捉することと、異方性導電フィルム 18 の樹脂で半導体装置 10 とガラス基板 16 との間隙を充填することとを考慮して、 $10\mu\text{m} \sim 20\mu\text{m}$ の間で設計されていた。

また、バンパがストレートウォール型であり、導電性粒子が直径 $5\mu\text{m}$ の場合、その配列ピッチ（接続ピッチ）は $50\mu\text{m}$ まで対応することができた。

一方、第19図に示すように、マッシュルーム型のバンパ25を設けた半導体装置20もある。

このマッシュルーム型のバンパ25は、金（Au）または銅（Cu）と金の積層膜であり、メッキ法により設けるが、ストレートウォール型のバンパの場合と同様に、電極膜12を介して半導体チップ20aの各電極パッド2と導通している。

このマッシュルーム型のバンパ25を有する半導体装置20を、第20図に示したのと同様に異方性導電フィルムを使用して基板に実装する場合、導電性粒子19の直径を $5\mu\text{m}$ とすると、バンパ25の径が大きいため、接続ピッチは $80\mu\text{m}$ までしか対応できなかった。

このように、従来の半導体装置には、ストレートウォール型とマッシュルーム型という2つのタイプのバンパを備えたものがあるが、いずれのバンパもメッキ法により設けていたため、その高さにバラツキが生じやすかった。例えば、バンパの高さが $15\mu\text{m}$ の場合、 $4\mu\text{m}$ （ $\pm 2\mu\text{m}$ ）程度のバラツキが発生する。そのため、バンパと配線との電氣的な接続状態にもバラツキが生じやすく、実装状態における半導体装置の接続が不安定になり、液晶駆動用IC等の半導体装置を液晶表示パネルに実装した場合、その表示不良を招きかねないという問題があった。

ところで、液晶表示装置は年々高精細表示が要求されており、中には画素ピッチ寸法が $20\mu\text{m}\sim 40\mu\text{m}$ というものもある。

しかしながら、導電性粒子の大きさが直径 $5\mu\text{m}$ より小さければ、 $20\mu\text{m}\sim 40\mu\text{m}$ の画素ピッチに対応する半導体装置のバンパ設計も可能であるが、その直径を $5\mu\text{m}$ とすると、接続ピッチはストレートウォール型バンパ15でも $50\mu\text{m}$ が最小であるため、 $20\mu\text{m}\sim 40\mu\text{m}$ という要求される画素ピッチに対応させて半導体装置10を実装することは不可能である。

そのため、画素ピッチを広げて実装エリアに設計せざるを得なかった。画素ピッチを広げると、それに対応して液晶表示装置の額縁面積を大きくしなければならず、小型化が要求される液晶表示装置の商品価値を落とすことになるという問題があった。

また、 $20\mu\text{m}$ という細かい画素ピッチに対応して $20\mu\text{m}$ の接続ピッチを得るためには、バンプを形成する場合において厚さ $10\sim 20\mu\text{m}$ のレジストに対して、その開口幅を $10\mu\text{m}$ 以下で形成しなければならない。そのため、レジストのアスペクト比（厚さと開口幅の比）が厳しくなり、その安定した形成が困難になるという問題もあった。

特に、第19図に示した半導体装置のようなマッシュルーム型のバンプの場合、その配列ピッチは $80\mu\text{m}$ が最小であり、ストレートウォール型のバンプの場合よりもさらに画素ピッチに対して接続ピッチを広げて設計しなければならない。接続ピッチを広げるには液晶表示装置の表示領域外側の額縁面積を大きくしなければならず、ストレートウォール型のバンプを設けた半導体装置を実装する場合よりもさらに商品価値を落とすことになる。

なお、マッシュルーム型のバンプの場合、傘をもつという構造上の特徴故に、接続ピッチ $2.0\mu\text{m}$ に対応する高さ $10\mu\text{m}\sim 20\mu\text{m}$ のバンプを形成することは、事実上不可能である。

この発明は、従来の半導体装置におけるこのような問題を解決するためになされたものであり、実装状態における電気的な接続が確実に安定し、且つ接続ピッチを充分小さくすることも可能な半導体装置と、その半導体装置の製造方法を提供することを目的とする。

発 明 の 開 示

この発明による半導体装置は上記の目的を達成するため、半導体チップ上に、その半導体チップが有する複数の入出力端子用電極パッド上にそれぞれ開口部を有す

る絶縁膜を設け、その絶縁膜上に、それぞれ上記各開口部を通して各電極パッドに接触するように複数の接続電極を設け、その各接続電極上にそれぞれ熱可塑性樹脂を設けており、その各熱可塑性樹脂が複数の導電性粒子を有するようにしたものである。

上記接続電極は、クロムと銅との2層膜、あるいはクロムと銅と金の3層膜で構成するとよい。

この発明による半導体装置の製造方法は、次の(1)～(5)の各工程を有する。

- (1) 半導体チップ上に、該半導体チップの複数の入出力端子用電極パッド上にそれぞれ開口部を有する絶縁膜を形成する工程、
- (2) その絶縁膜上に上記各開口部を通して各電極パッドに接触する金属膜を形成する工程、
- (3) その金属膜上の略全面に熱可塑性の感光性樹脂膜を形成し、フォトリソ方法により上記各電極パッドに対応する位置にマスクを形成する工程、
- (4) 上記金属膜の上記感光性樹脂からなるマスクで被覆されていない部分をエッチングにより除去し、上記マスクで被覆された部分にそれぞれ上記電極パッドに接触する接続電極を形成する工程、
- (5) 上記感光性樹脂に導電性粒子を被着する工程、

上記(3)の工程において、上記金属膜上の略全面に導電性粒子を有する熱可塑性の感光性樹脂膜を形成するようにしてもよい。

それによって、上記(4)の工程で、上記金属膜の感光性樹脂膜からなるマスクで被覆されていない部分をエッチングにより除去し、マスクで被覆された部分にそれぞれ電極パッドに接触する接続電極を形成すると、その各接続電極上に導電性粒子を有する熱可塑性の感光性樹脂膜が残る。

したがって、上記(5)の感光性樹脂に導電性粒子を被着する工程が不要になる。

これらの半導体装置の製造方法において、上記金属膜を形成する工程において、

上記半導体チップの上記絶縁膜を形成した面の全面にスパッタリング法によって、クロムと銅の2層膜あるいはクロムと銅と金の3層膜からなる金属膜を形成するとよい。

また、上記(1)の工程で、半導体チップ上に上記絶縁膜を形成した後、その絶縁膜上にそれぞれ上記各開口部を通して各電極パッドに接触し、該開口部より大きい複数の接続電極を無電解メッキによって形成し、その接続電極上にそれぞれ熱可塑性樹脂を設け、その各熱可塑性樹脂に導電性粒子を被着するようにしてもよい。

あるいは、その無電解メッキによって形成した各接続電極上に、それぞれ導電性粒子を有する熱可塑性樹脂を設けることによって、その各熱可塑性樹脂に導電性粒子を被着する工程が不要になる。

図面の簡単な説明

第1図は、この発明による半導体装置の一実施形態を示す模式的な断面図である。

第2図乃至第7図は、この発明による半導体装置の製造方法の第1の実施形態を説明するためのそれぞれ各工程を順次示す模式的な断面図である。

第8図は、多数の接続電極を列設した半導体装置の各接続電極上に設けた熱可塑性樹脂に導電性粒子を被着する工程を示す工程図である。

第9図は、第1図に示した半導体装置を液晶表示パネルのガラス基板上に実装する場合の初期工程を示す模式的な断面図である。

図10は、同じくその加圧および加熱工程を示す模式的な断面図である。

図11は、同じくその実装完了状態を示す模式的な断面図である。

第12図乃至第14図は、この発明による半導体装置の製造方法の第2の実施形態を説明するために、第1の実施形態と異なる工程を順次示す模式的な断面図である。

第15図乃至第17図は、この発明による半導体装置の製造方法の第3、第4の実施形態を説明するための途中の工程を示す模式的な断面図である。

第18図および第19図は、従来の半導体装置の異なる例を示す模式的な断面図である。

第20図は、第18図に示した従来の半導体装置を液晶表示パネルのガラス基板上に実装した場合の実装構造を示す模式的な断面図である。

発明を実施するための最良の形態

以下、この発明による半導体装置およびその製造方法の最良の実施形態を、図面を用いて説明する。

〔半導体装置の構造：第1図〕

まず、この発明による半導体装置の一実施形態を第1図によって説明する。

この第1図において、第18図と同じ部分には同一の符号を付している。

この第1図に示す半導体装置1は、半導体チップ1a（単純な断面で示しているが、実際には多数のMOSトランジスタ等の素子が形成されている）の一面に、多数（図では2個のみを大きく示している）の入出力端子用電極パッド2が設けられている。

この半導体チップ1a上を覆うように絶縁膜3を形成し、その絶縁膜3の各電極パッド2上にそれぞれ開口部3aを設けている。

その絶縁膜3上の各電極パッド2に対応する位置に、それぞれ各開口部3aを通して各電極パッド2に接触するように複数の接続電極4を設け、その各接続電極4上にそれぞれ熱可塑性の樹脂5を備えている。その樹脂5には複数個（好ましくは10個以上）ずつの導電性粒子（ビース）を被着している。

絶縁膜3は、厚さ0.2～3 μ mのシリコンナイトライド（SiN）膜で形成されている。シリコンナイトライド（SiN）膜のほかに無機質膜としては、リンシリケートガラス（PSG）のような不純物を含む酸化シリコン膜や、有機質膜であるポリイミド膜を用いてもよい。また、シリコンナイトライド（SiN）膜に代表される無機質膜と有機質膜を組み合わせた2層構造としてもよい。

接続電極 4 は、金 (Au)、銀 (Ag) や銅 (Cu) などの単層金属膜、或いはクロム (Cr) と銅 (Cu) とを 2 層に積層した金属膜、あるいはクロム (Cr) と銅 (Cu) および金 (Au) からなる 3 層膜で構成するとよい。また、チタン (Ti) - タングステン (W) 合金と金 (Au) の 2 層膜でもよい。

接続電極 4 の厚さは、 $0.5\ \mu\text{m}$ ~ $5\ \mu\text{m}$ の間で形成される。 $5\ \mu\text{m}$ より厚く形成した場合には、後述するスパッタリング法で形成するのに要する形成時間が長くなる上に、接続電極 4 をパターン形成するために金属膜をエッチングする時間も長くなるため好ましくない。しかも、その端部側壁がテーパー状になりやすく、良好なエッチング特性を得るのが難しくなるという点でも好ましくない。

接続電極 4 の上に設ける熱可塑性の樹脂 5 は、その形成方法のために感光性樹脂を用いており、ゴム系レジストやジアジド系レジスト、例えば、JSR 製 THB や東京応化製 OMR 83 (ネガレジスト)、OFPR 800 (ポジレジスト) などを用いる。

しかし、その形成時にフォトリソ方法を用いない場合には、感光性樹脂である必要はなく、熱可塑性の樹脂であればよい。

この樹脂 5 の厚さは、後述の要領で被着させる導電性粒子 9 を保持する機能を持たせるため、導電性粒子 9 の直径に対してその $1/3$ 倍 ~ 3 倍の間の大きさとするのが望ましい。

特に、樹脂 5 の厚さが導電性粒子 9 の直径の 3 倍以上の場合は、後述の要領で導電性粒子 9 を被着させる過程で樹脂 5 の形が崩れて両側に広がり、それによって隣接する接続電極 4 間のギャップが樹脂 5 で満たされてしまう恐れがある。そうなる、と、後述するようにこの半導体装置 1 を絶縁性樹脂 (接着剤) を介して基板に実装するときに、その絶縁性樹脂を接続電極 4 同士の隙間に充填することができなくなり、実装構造の信頼性の面で好ましくないものとなる。

導電性粒子 9 は、直径が $1\ \mu\text{m}$ ~ $15\ \mu\text{m}$ の球形状の粒子であり、直径が $5\ \mu\text{m}$

以下のものでもよい。この導電性粒子 9 は、高分子樹脂を核としてその表面にニッケル (Ni) と金 (Au) の積層膜を形成したものである。しかし、それに限らず、ニッケル (Ni)、パラジウム (Pd) / スズ (Sn)、金 (Au)、銀 (Ag)、銅 (Cu) などからなる単体金属粒子、および合金粒子を用いることもできる。

このように、この半導体装置 1 は、接続電極 4 上に熱可塑性の樹脂 5 を設けているため、接続電極 4 と空気との直接接触を防止できる。したがって、銀 (Ag) や銅 (Cu) などの比較的酸化されやすい金属を接続電極 4 の表面に使用することも可能になり、製造コストを下げることができる。

また、導電性粒子 9 を熱可塑性の樹脂 5 に被着して各接続電極 4 上に設けているので、基板に圧着して実装する際、多数の導電性粒子 9 を接続電極 4 のある箇所においてのみ配線に接触させることができる。それにより、半導体装置 1 を実装したときの電氣的な接続状態を良好に保つことができる。

しかも、接続電極 4 は、後述するようにスパッタリング法あるいは真空蒸着法によって形成することにより、その高さの均一性をよくすることができるため、配線との接触状態も均一性の高いものとなる。従って、この半導体装置 1 を液晶表示パネルのガラス基板に実装した場合でも良好な表示性能を確保することができる。

また、この半導体装置 1 は、接続電極 4 以外の部分には導電性粒子 9 が存在しない構造であるから、実装時の絶縁性樹脂（接着剤）として熱硬化型樹脂や熱可塑性樹脂あるいは光硬化性樹脂を用いた場合、絶縁特性が向上する。

また、接続電極 4 上にのみ導電性粒子 9 が設けられているから、接続電極 4 同士の間には導電性粒子 9 が挟み込まれることもなく、各接続電極 4 の間の電氣的絶縁性を向上することができる。したがって、接続電極 4 を設ける間隔を狭めても絶縁性を良好に保持し得るため、従来よりも微細な接続ピッチでの接続を実現できる。

例えば、この半導体装置 1 を液晶表示パネルのガラス基板に実装する場合は、 $20\mu\text{m} \sim 40\mu\text{m}$ の接続ピッチにも対応することが可能になる。

導電性粒子 9 は、従来より直径の小さい $5\ \mu\text{m}$ 以下の大きさのものでもよいから、その分、接続電極 4 の面積を小さくすることが可能である。このことは、液晶表示パネルの微細な画素ピッチに対応する接続ピッチでの接続の実現にも寄与する。

〔製造方法の第 1 の実施形態：第 1 図～第 8 図〕

この発明による半導体装置の製造方法の第 1 の実施形態として、第 1 図に示した半導体装置 1 を製造する方法を説明する。

第 2 図乃至第 7 図はその製造工程を順に示す模式的な断面図であり、第 1 図がそれによって完成した半導体装置を示す。

まず、第 2 図に示すように、半導体チップ 1 a の複数の電極パッド 2 が設けられた面上に、各電極パッド 2 上に開口部 3 a を有する絶縁膜 3 を厚さ $0.5\sim 5\ \mu\text{m}$ の間で形成する。

この絶縁膜 3 は、半導体チップ 1 a の全面にプラズマ化学的気相成長 (CVD) 法によって、シリコンナイトライド (SiN) 膜を形成する。そして、その SiN 膜上に感光性樹脂を塗布してフォトリソ法によって電極パッド 2 に対応する部分に開口を形成し、その感光性樹脂をマスクにしてその SiN 膜をエッチングすることにより、開口部 3 a を形成する。

次に、第 3 図に示すように、半導体チップ 1 a の絶縁膜 3 上の全面にスパッタリング法あるいは真空蒸着法によって、 $0.5\ \mu\text{m}\sim 10\ \mu\text{m}$ の間の略均一な膜厚の金属膜 1 4 を形成する。この金属膜 1 4 は、単層の金属膜または複数層の金属膜、好ましくはクロムと銅の 2 層膜、またはクロムと銅及び金からなる 3 層膜、あるいはチタン-タングステン合金と金の 2 層膜のいずれかで形成する。

この金属膜 1 4 は、絶縁膜 3 の各開口部 3 a を通して各電極パッド 2 に接触する。そして、下層はアルミニウムの電極パッド 2 と密着性がよい金属膜、上層は電気伝導度の高い金属膜にする。

次いで、第4図に示すように、金属膜14上の全面に熱可塑性の感光性樹脂5の膜を形成する。そして、この感光性樹脂5に対して露光および現像処理を行なうフォトリソ法によって、第5図に示すように、各電極パッド2に対応する位置に、絶縁膜3の開口部3aより大きいマスクを形成するように、感光性樹脂5をパターンニングする。

ここで、マスクとして残る感光性樹脂5が絶縁膜3の開口部3aの大きさと同じかあるいは小さいときに金属膜14をウェットエッチングする場合には、後述する金属膜14のエッチングの際に電極パッド2の一部が同時にエッチングされてしまう恐れがあるため、感光性樹脂5を開口部3aの周囲で2 μ m以上オーバーラップする大きさにパターンニングする。

金属膜14をドライエッチングでパターンニングする場合には、金属膜14と電極パッド2とのエッチング選択比を大きくすれば、マスクとして残る感光性樹脂5が絶縁膜3の開口部3aの大きさと同等或いは小さくなるようにすることができる。

続いて、この感光性樹脂5をマスクにして金属膜14をエッチングし、感光性樹脂5で被覆されていない部分を除去することによって、第6図に示すように、感光性樹脂5で被覆された部分にそれぞれ接続電極4を形成する。このエッチング処理後も感光性樹脂5は除去しない。

そして、第7図に示すように、上面に多数の導電性粒子9を高い密度で載置した平板30を準備する。一方、ヒータ41を内蔵した加圧加熱ツール40の下面に第6図に示した半導体チップ1aを、感光性樹脂5を形成した面を下向きにして固定する。なおこのとき、半導体チップ1aは、真空吸着により加圧加熱ツール40に固定する。そして、その加圧加熱ツール40を下降させて、半導体チップ1aの感光性樹脂5側を平板30に押し付ける。

すると、熱可塑性の感光性樹脂5が加圧加熱ツール40内のヒータ41の加熱によりある程度軟化して、平板30上の導電性粒子9を多数被着することができる。

なお、平板30は、感光性樹脂50の数が被着した分だけ少なくなっている。この工程を経ることによって、第1図に示したように、各接続電極4上の感光性樹脂5にそれぞれ複数個の導電性粒子9を被着した半導体装置1が完成する。

この導電性粒子9を被着する工程では、加圧の実加重を1～5kg、加熱温度を100℃、加圧時間を5～10秒とする。

平板30上に載せる導電性粒子9は高密度で感光性樹脂5に被着させるようにするのが望ましく、接続電極4の面積を S_1 とし、圧着後の導電性粒子9の圧着方向に投影して見た面積を S_2 と定義した場合、平板30上に並べる導電性粒子9の密度は、少なくとも $S_1 > S_2 \times 10$ の関係を満たすようにするのが望ましい。

この実施形態では、金属膜14をスパッタリング法あるいは真空蒸着法によって形成し、それをエッチングして接続電極4を形成するので、その高さ（膜厚）のバラツキが0.5μm以下に納まり、非常にバラツキが小さく略均一な接続電極が得られる。

しかも、従来のメッキのプロセスを必要としなくなるので、工程を短縮することができる利点もある。

上述の例では、図示の都合上半導体チップ1aに2個の接続電極4および導電性粒子9を被着した感光性樹脂5を設けているが、実際には半導体チップに多数の接続電極を設けるので、その場合の感光性樹脂5へ導電性粒子9を被着する工程の詳細を第8図に示す。この第8図において、第7図と対応する部分には同一の符号を付している。

第8図において、(a)は多数の導電性粒子9を密接させて載置した平板30を示す。(b)は接続電極4および感光性樹脂5を形成した半導体チップ1aの感光性樹脂5側の面を、平板30上の導電性粒子9に当接させた状態を示す。

(c)は加圧加熱ツール40によって、半導体チップ1aを加圧および加熱している状態を示す。

そして、(d)はその半導体チップ1aを平板30から引き離して、各感光性樹脂5に多数の導電性粒子9を被着させて半導体装置1を完成させた状態を示している。

〔半導体装置の実装方法：第9図～第11図〕

次に、上述の製造方法で製造した第1図に示した半導体装置を、液晶表示パネルのガラス基板に実装する方法について説明する。

第9図に示すように、液晶表示パネルの配線17をパターン形成したガラス基板16上の半導体装置1を実装する位置に、封止用の絶縁性樹脂（接着剤）13をディスペンサにより塗布し、配線17と半導体装置1の接続電極4とを位置合わせして、半導体装置1の裏面側から加圧加熱ツール40によって加圧加熱し、絶縁性樹脂13を硬化させる。

第10図に示すように、半導体装置1を裏面側から加圧加熱ツール40によって加圧及び加熱したときに、各接続電極4上の感光性樹脂5が軟化して、各導電性粒子9が接続電極4と配線17の双方に接触した状態で挟み込まれる。このとき、挟み込まれた導電性粒子9は、接続電極4と配線17とを電氣的に導通させるが、挟み込まれない導電性粒子9は感光性樹脂5および絶縁性樹脂13によって絶縁性を保つ。

なお、絶縁性樹脂13としてシート状に形成されたものを使用する場合は、加圧ツールによりガラス基板16上に圧着して配設する。

絶縁性樹脂13として熱硬化性あるいは熱可塑性の樹脂を使用する場合は、第10図に示す光源ランプ50は不要であるが、光硬化性樹脂を用いる場合には、半導体装置1を加圧状態にしたまま、ガラス基板16の反対側から光源ランプ50を点灯して絶縁性樹脂13に光を照射して硬化させる必要がある。

第11図は、このようにして半導体装置1をガラス基板16に実装した状態（実装構造）を示している。

この実装状態において、半導体装置 1 の各接続電極 4 とガラス基板 16 上の各配線 17 とが、感光性樹脂 5 に含まれる導電性粒子 9 を介して互いに接触することによって電氣的に接続されているが、隣接する接続電極 4 同士は、導電性粒子 9 によって導通されることなく絶縁されている。

接続電極 4 と配線 17 の間に挟み込まれる導電性粒子 9 は、5～50%程度変形しており、この変形状態で絶縁性樹脂 13 を硬化させることによって、接続状態を維持して良好な電氣的導通を維持することができる。

液晶表示パネルのガラス基板に限らず、各種電子機器に内蔵されるプリント配線基板上にこの半導体装置 1 を実装する場合も同様である。

〔製造方法の第 2 の実施形態：第 12 図～第 14 図〕

次に、この発明による半導体装置の製造方法の第 2 の実施形態について、第 12 図～第 14 図によって説明する。

この第 2 の実施形態においても、半導体チップ 1a の電極パッド 2 が設けられた面上に、絶縁膜 3 と金属膜 14 を形成するまでの工程は、第 2 図および第 3 図によって説明した第 1 の実施形態の場合と同じである。

この第 2 の実施形態では、第 12 図に示すように、半導体チップ 1a の全面に形成した金属膜 14 上に、多数の導電性粒子 9 を混入させた熱可塑性の感光性樹脂 6 を塗布して樹脂膜を形成する。

その後、第 1 の実施形態の場合と同様にフォトリソ方法によって、第 13 図に示すように、半導体チップ 1a の各電極パッド 2 に対応する部分に、絶縁膜 3 の開口部 3a より大きいマスクを形成するように、導電性粒子 9 入りの感光性樹脂 6 をパターンニングする。

そして、その感光性樹脂 6 をマスクとして、金属膜 14 をエッチングすることによって、第 14 図に示すように、各電極パッド 2 上に接続電極 4 を形成する。

それによって、各接続電極 4 上に導電性粒子 9 入りの感光性樹脂 6 が設けられた

半導体装置 1 を完成する。したがって、第 1 の実施形態における感光性樹脂 5 に導電性粒子 9 を被着させる工程は不要になる。

〔製造方法の第 3，第 4 の実施形態：第 15 図～第 17 図〕

この発明による半導体装置の製造方法の前述した第 1，第 2 の実施形態においては、半導体チップ 1 a の電極パッド 2 を有する面上に絶縁膜 3 をスパッタリング法あるいは真空蒸着法によって形成した。これに対し、第 3，第 4 の実施形態においては、無電解メッキによって 2 層あるいは 3 層の金属膜からなる接続電極 4 を、第 15 図に示すように、電極パッド 2 の上部のみに形成する。

そのため、絶縁膜 3 を形成した半導体チップ 1 a の全面に感光性樹脂膜を形成し、それを露光および現像処理して各電極パッド 2 に対応する位置に開口を形成する。そして、その感光性樹脂膜をマスクにして、例えばニッケル (Ni) の無電解メッキを行なって、その開口部内にのみニッケル膜を形成し、さらに金 (Au) の無電解メッキを行なってニッケル膜上に金属膜を形成することにより、2 層膜の接続電極 4 を形成する。その後、マスクに用いた感光性樹脂を除去すると、第 15 図に示す状態になる。

第 3 の実施形態では、このように各電極パッド 2 上に接続電極 4 を形成した半導体チップ 1 a の全面に、第 16 図に示すように熱可塑性の感光性樹脂 5 の膜を形成し、それを露光および現像処理して、各接続電極 4 上の感光性樹脂 5 だけを残すようにパターニングし、その各感光性樹脂 5 に第 1 の実施形態の場合と同様に導電性粒子 9 を被着することによって第 1 図に示したのと同様な半導体装置を完成する。

第 4 の実施形態では、第 15 図に示したように各電極パッド 2 上に接続電極 4 を形成した半導体チップの全面に、第 17 図に示すように導電性粒子 9 を混入した熱可塑性の感光性樹脂 6 の膜を形成し、それを露光および現像処理して、各接続電極 4 上の導電性粒子 9 入りの感光性樹脂 6 だけを残すようにパターニングすることに

より、第14図に示したのと同様な半導体装置1を完成することができる。

このようにして製造した半導体装置も、前述の半導体装置と同様にしてガラス基板あるいはプリント配線基板上に、絶縁性樹脂（接着剤）を介して確実に実装することができる。

産業上の利用可能性

以上の説明から明らかなように、この発明によれば、従来の半導体装置のバンブよりも高さ均一性が極めて高い金属膜による接続電極を設け、その上に導電性粒子を有する熱可塑性の樹脂を設けたことにより、電気的な接続が必要な箇所にのみ導電性粒子を高い密度で予め設けることができる。したがって、導電性粒子として直径が $5\mu\text{m}$ 以下のものを用いることができる。それによって、この発明による半導体装置を例えば液晶表示パネルのガラス基板に実装する場合、 $40\mu\text{m}$ を切る微細な接続ピッチでの実装構造を実現することが可能になる。

また、従来のバンブと異なり、接続電極は金属膜によって高さが低く形成されるために、半導体装置を基板に熱圧着した際に、導電性粒子の流出を抑えることができ、接続電極上に効果的に導電性ビーズを捕捉することができる。

したがって、この発明による半導体装置は、液晶表示装置の駆動用ICを始め、各種電子機器のプリント配線基板上に搭載されるIC、LSI、ゲートアレイ等の各種半導体装置として有効である。

請 求 の 範 囲

1. 半導体チップ上に設けられ、該半導体チップの複数の入出力端子用電極パッド上にそれぞれ開口部を有する絶縁膜と、

該絶縁膜上に、それぞれ前記各開口部を通して前記各電極パッドに接触するように設けられた複数の接続電極と、

該接続電極上にそれぞれ設けられた熱可塑性の樹脂とを備え、

その各樹脂が複数の導電性粒子を有することを特徴とする半導体装置。

2. 前記接続電極が、クロムと銅との2層膜からなる請求の範囲第1項に記載の半導体装置。

3. 前記接続電極が、クロムと銅と金の3層膜からなる請求の範囲第1項に記載の半導体装置。

4. 半導体チップ上に、該半導体チップの複数の入出力端子用電極パッド上にそれぞれ開口部を有する絶縁膜を形成する工程と、

前記絶縁膜上に前記各開口部を通して前記各電極パッドに接触する金属膜を形成する工程と、

前記金属膜上の略全面に熱可塑性の感光性樹脂膜を形成し、フォトリソ方法により前記各電極パッドに対応する位置にマスクを形成する工程と、

前記金属膜の前記感光性樹脂からなるマスクで被覆されていない部分をエッチングにより除去し、前記マスクで被覆された部分にそれぞれ前記電極パッドに接触する接続電極を形成する工程と、

前記感光性樹脂に導電性粒子を被着する工程と
を有することを特徴とする半導体装置の製造方法。

5. 前記金属膜を形成する工程において、前記半導体チップの前記絶縁膜を形成した面の全面にスパッタリング法あるいは真空蒸着法によって、クロムと銅の2層膜あるいはクロムと銅と金の3層膜からなる金属膜を形成することを特徴とする請求の範囲第4項に記載の半導体装置の製造方法。

6. 半導体チップ上に、該半導体チップの複数の入出力端子用電極パッド上にそれぞれ開口部を有する絶縁膜を形成する工程と、

前記絶縁膜上に前記各開口部を通して前記各電極パッドに接触する金属膜を形成する工程と、

前記金属膜上の略全面に導電性粒子を有する熱可塑性の感光性樹脂膜を形成し、フォトリソ方法により前記各電極パッドに対応する位置にマスクを形成する工程と、

前記金属膜の前記感光性樹脂膜からなるマスクで被覆されていない部分をエッチングにより除去し、前記マスクで被覆された部分にそれぞれ前記電極パッドに接触する接続電極を形成する工程と

を有することを特徴とする半導体装置の製造方法。

7. 前記金属膜を形成する工程において、前記半導体チップの前記絶縁膜を形成した面の全面にスパッタリング法あるいは真空蒸着法によって、クロムと銅の2層膜あるいはクロムと銅と金の3層膜からなる金属膜を形成することを特徴とする請求の範囲第6項に記載の半導体装置の製造方法。

8. 半導体チップ上に、該半導体チップの複数の入出力端子用電極パッド上にそれぞれ開口部を有する絶縁膜を形成する工程と、

前記絶縁膜上にそれぞれ前記各開口部を通して前記各電極パッドに接触する複数の接続電極を無電解メッキによって形成する工程と、

前記各接続電極上にそれぞれ熱可塑性の樹脂を設ける工程と、

その各熱可塑性の樹脂に導電性粒子を被着する工程と

を有することを特徴とする半導体装置の製造方法。

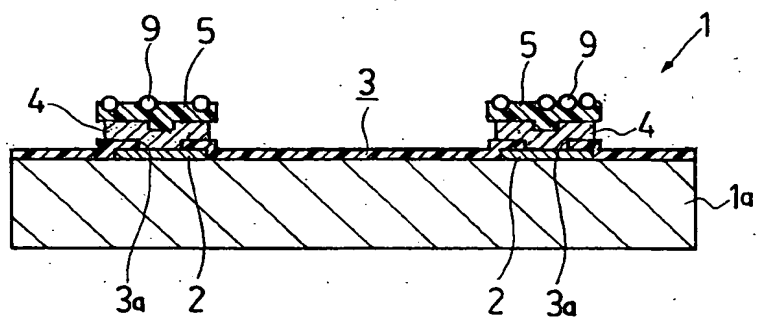
9. 半導体チップ上に、該半導体チップの複数の入出力端子用電極パッド上にそれぞれ開口部を有する絶縁膜を形成する工程と、

前記絶縁膜上にそれぞれ前記各開口部を通して前記各電極パッドに接触し、該開口部より大きい複数の接続電極を無電解メッキによって形成する工程と、

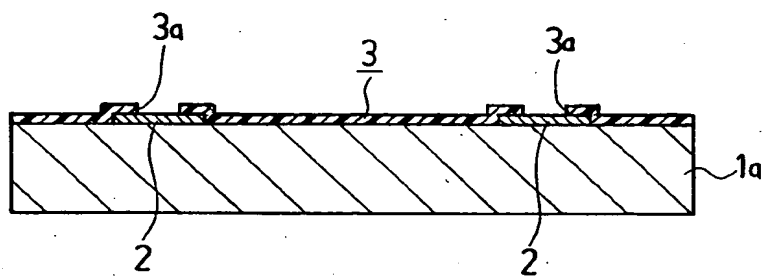
前記各接続電極上にそれぞれ導電性粒子を有する熱可塑性の樹脂を設ける工程とを有することを特徴とする半導体装置の製造方法。

1/9

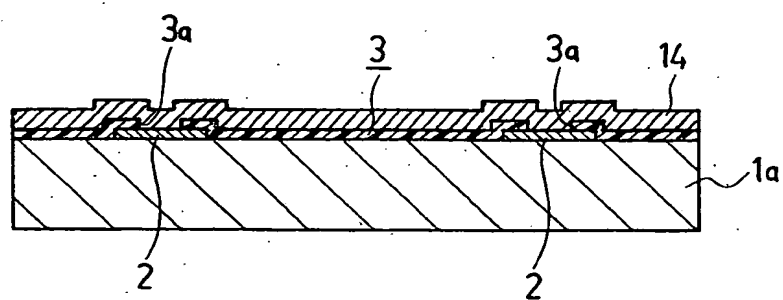
第 1 図



第 2 図

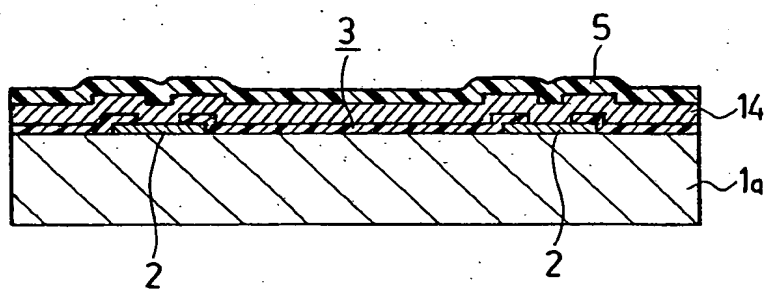


第 3 図

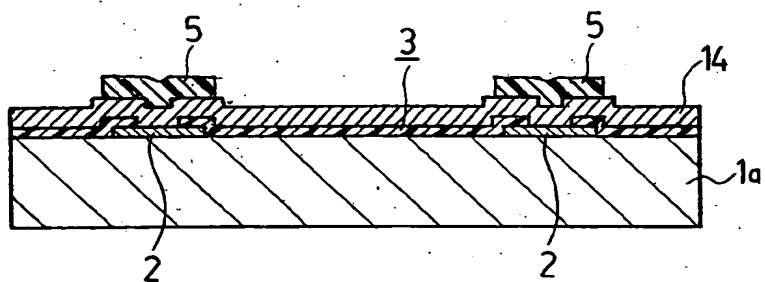


2/9

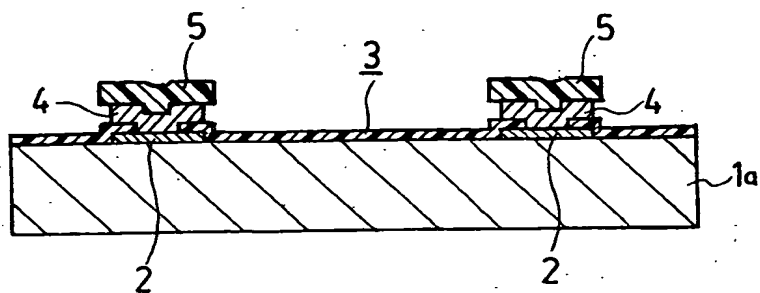
第 4 図



第 5 図

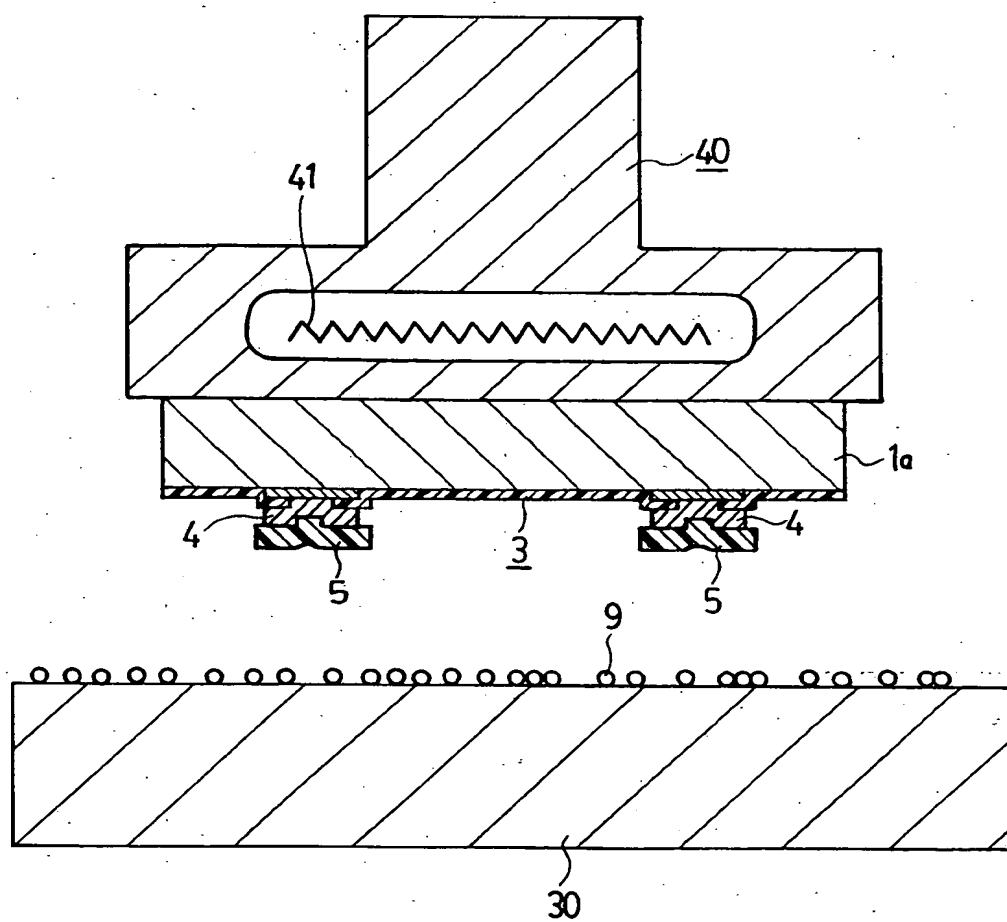


第 6 図



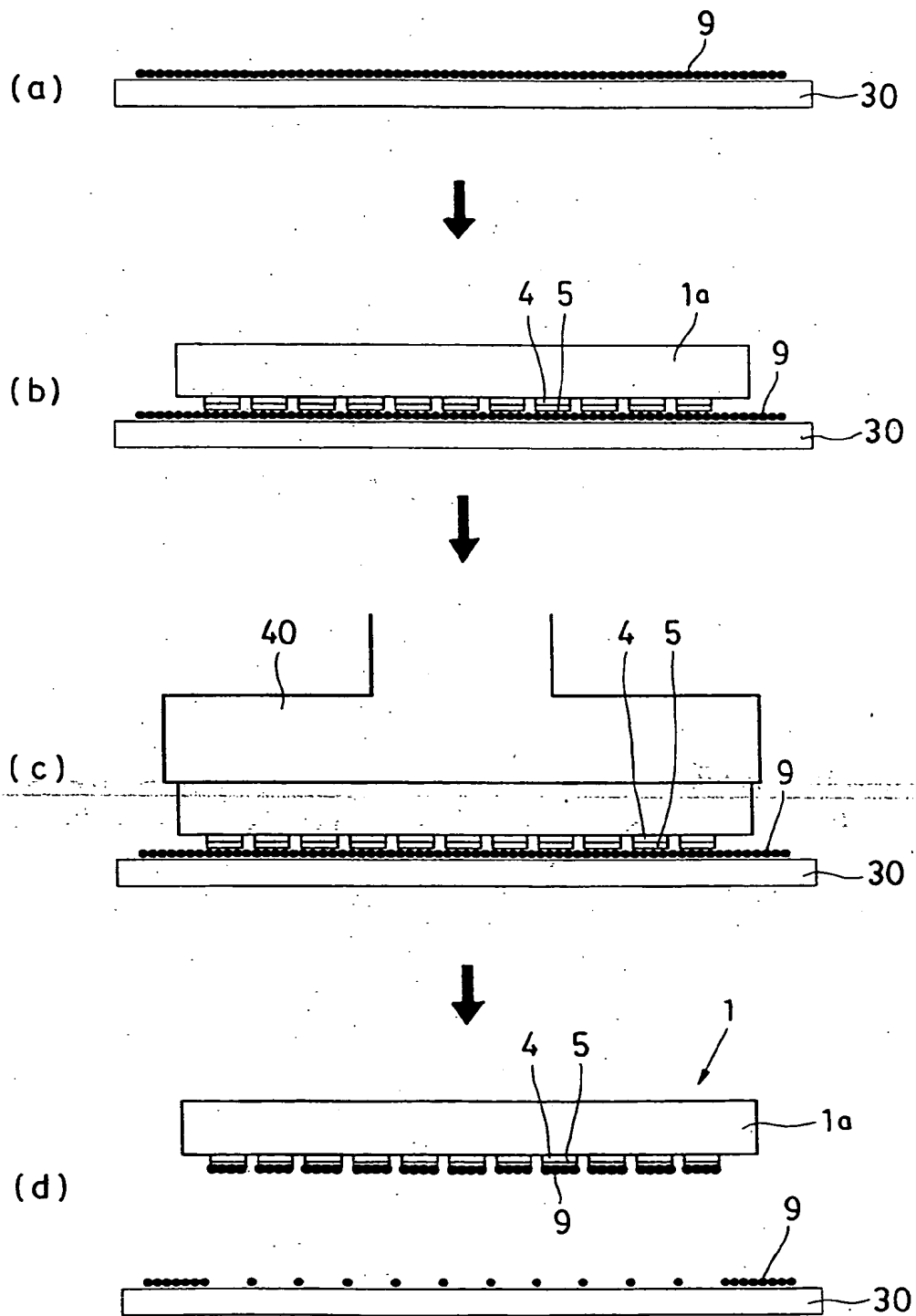
3/9

第 7 図



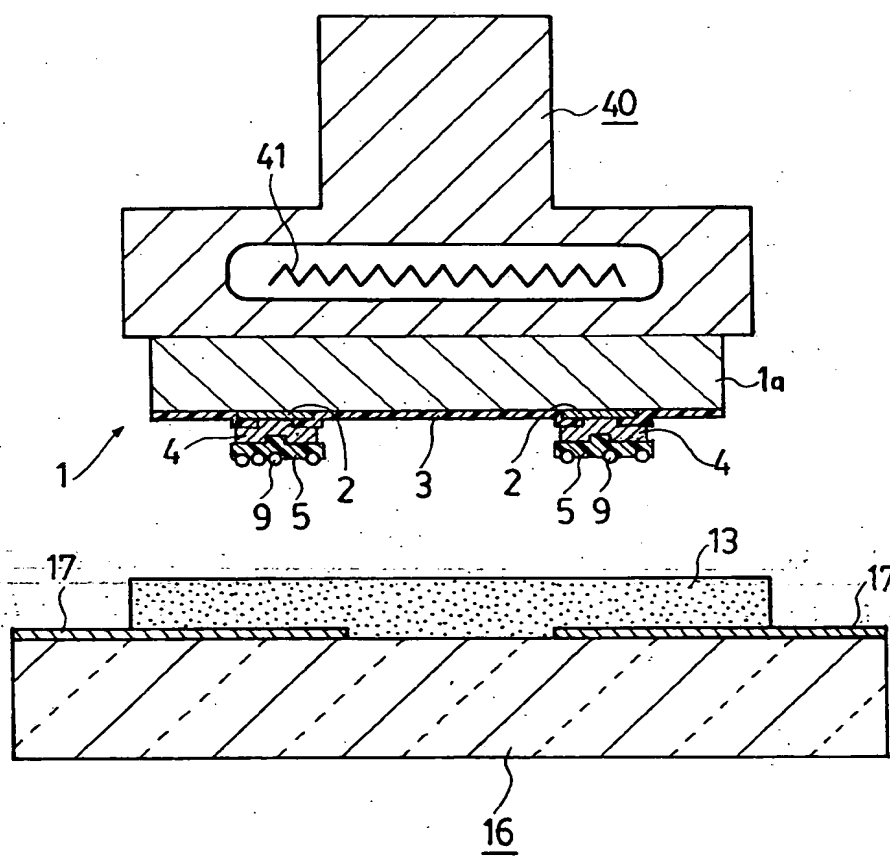
4/9

第 8 図



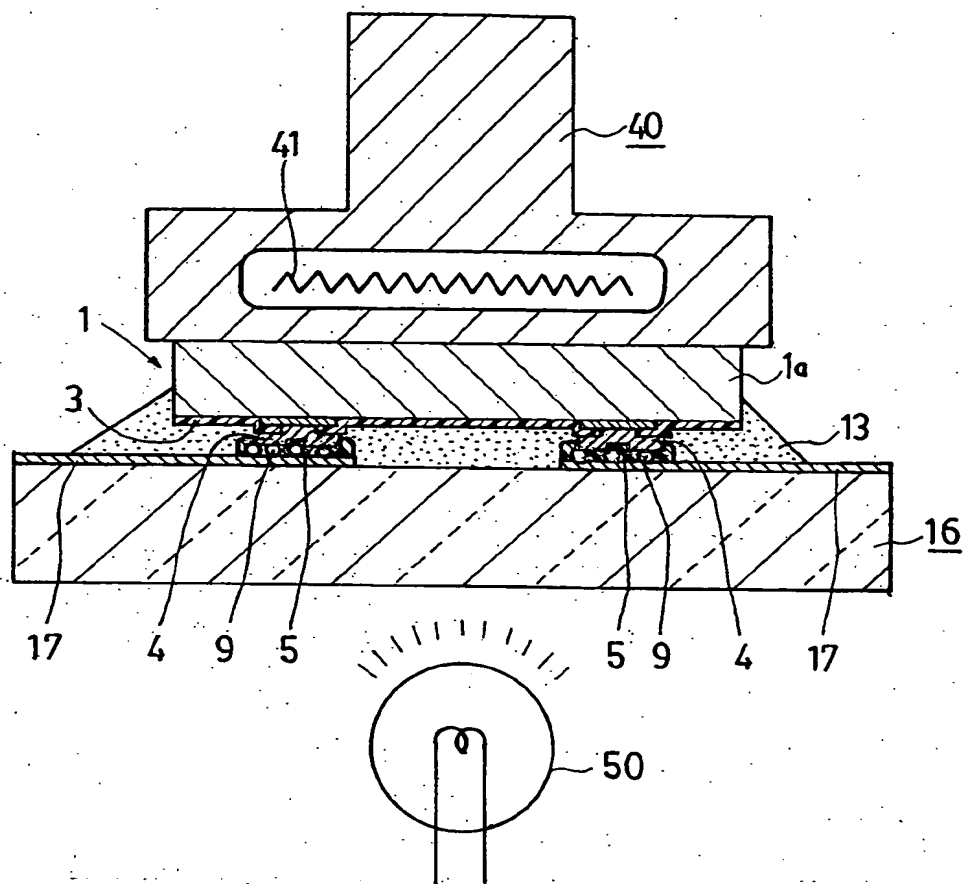
5/9

第 9 図

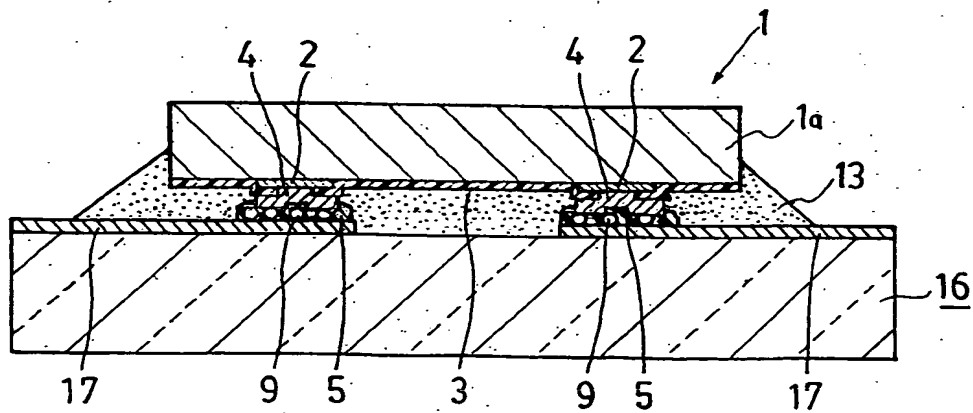


6/9

第10図

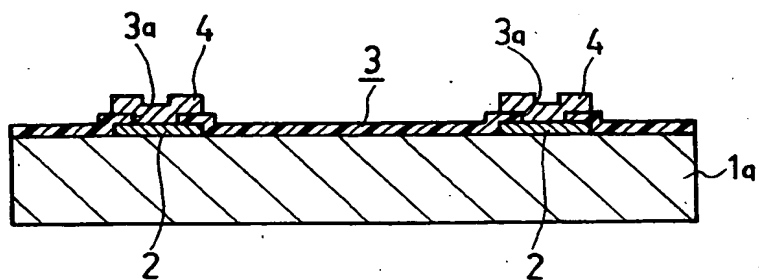


第11図

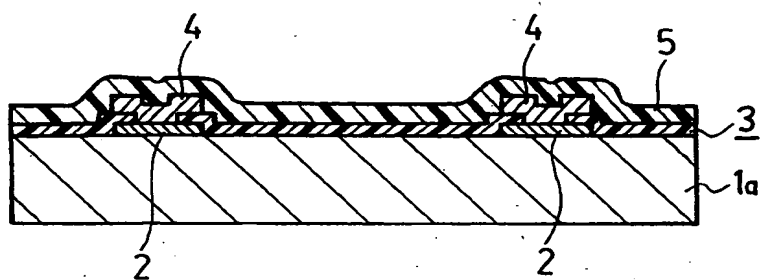


8/9

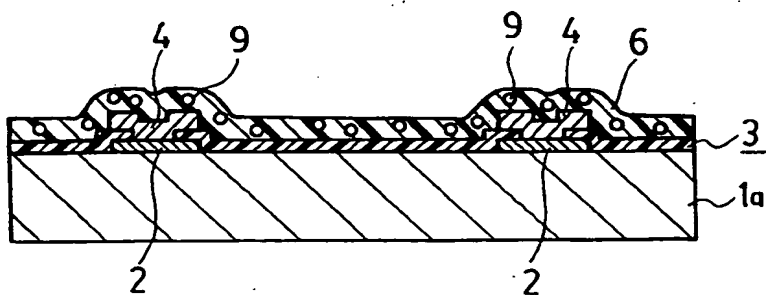
第 15 図



第 16 図

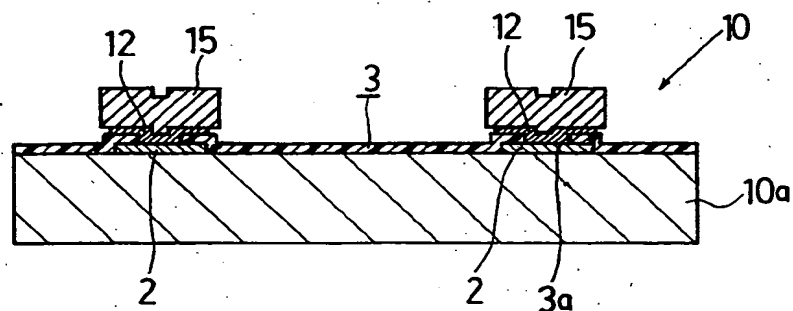


第 17 図

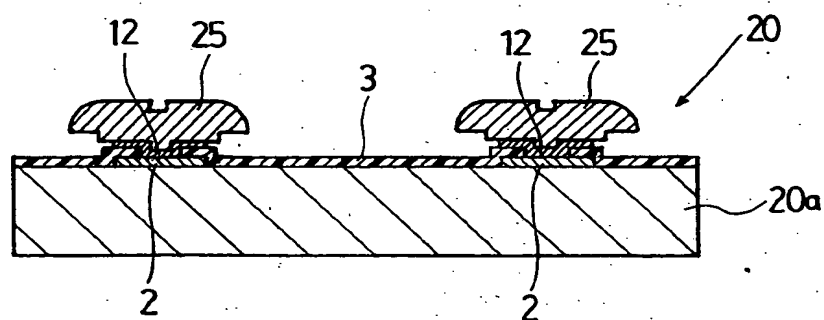


9/9

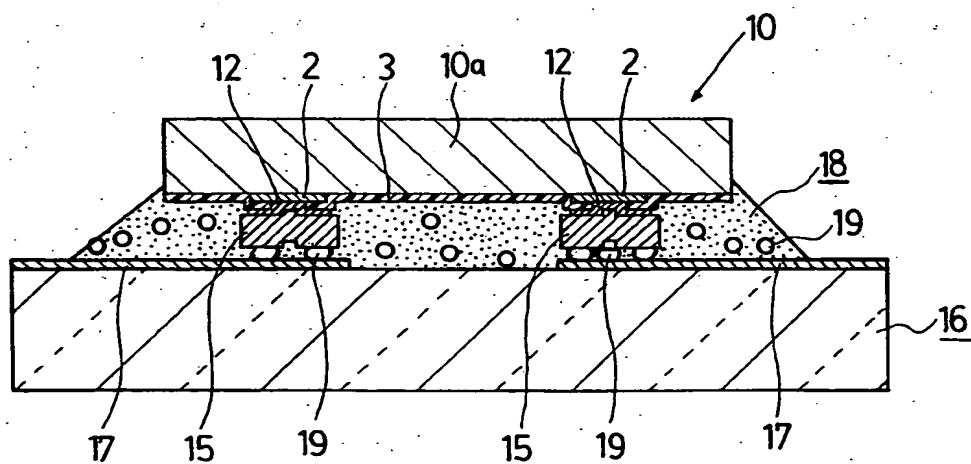
第18図



第19図



第20図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/03709

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁶ H01L21/60				
According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁶ H01L21/60				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1998 Kokai Jitsuyo Shinan Koho 1971-1998 Jitsuyo Shinan Toroku Koho 1996-1998				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
Y	JP, 9-46028, A (NEC Corp.), 14 February, 1997 (14. 02. 97), Claims ; Fig. 1 (Family: none)	1-5, 8, 9		
Y	CD-ROM of the specification and drawings first annexed to the request of Japanese Utility Model Application No. 23752/1993 (Laid-open No. 79148/1994) (Citizen Watch Co., Ltd.), 4 November, 1994 (04. 11. 94), Par. Nos. [0024] to [0029] ; Fig. 2 (Family: none)	1-9		
Y	JP, 3-218644, A (Sharp Corp.), 26 September, 1991 (26. 09. 91), Fig. 1 (Family: none)	3, 5, 7-9		
Y	JP, 8-64637, A (Rohm Co., Ltd.), 8 March, 1996 (08. 03. 96), Figs. 6, 7 (Family: none)	6, 7		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.				
<table border="0"> <tr> <td> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 16 November, 1998 (16. 11. 98)		Date of mailing of the international search report 24 November, 1998 (24. 11. 98)		
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer		
Facsimile No.		Telephone No.		

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/03709**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 1-227444, A (Sharp Corp.), 11 September, 1989 (11. 09. 89) & US, 4963002, A & EP, 332402, A	1-9
A	JP, 6-69278, A (Toshiba Corp.), 11 March, 1994 (11. 03. 94) (Family: none)	1-9

国際調査報告

国際出願番号 PCT/J P 98/03709

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.⁸ H01L21/60

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.⁸ H01L21/60

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-1998年

日本国登録実用新案公報 1994-1998年

日本国実用新案登録公報 1996-1998年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 9-46028, A (日本電気株式会社), 14. 2月. 1997 (14. 02. 97), 特許請求の範囲, 図1 (ファミリーなし)	1-5, 8, 9
Y	日本国実用新案登録出願5-23752号 (日本国実用新案登録出 願公開6-79148号) の願書に最初に添付した明細書及び図面 の内容を記録したCD-ROM (シチズン時計株式会社), 4. 11月. 1994 (04. 11. 94), 【0024】-【0029】欄, 図2 (ファミリーなし)	1-9

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

16. 11. 98

国際調査報告の発送日

24.11.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

亀ヶ谷 明久

4E

9264

電話番号 03-3581-1101 内線 3425

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 3-218644, A (シャープ株式会社), 26. 9月. 1991 (26. 09. 91), 第1図 (ファミリーなし)	3, 5, 7-9
Y	J P, 8-64637, A (ローム株式会社), 8. 3月. 1996 (08. 03. 96), 図6, 図7 (ファミリーなし)	6, 7
A	J P, 1-227444, A (シャープ株式会社), 11. 9月. 1989 (11. 09. 89) &US, 4963002, A&EP, 332402, A	1-9
A	J P, 6-69278, A (株式会社東芝), 11. 3月. 1994 (11. 03. 94) (ファミリーなし)	1-9